计算机组成原理

一、（共15分）浮点数基数为2，阶码为5位移码（含1个符号位），尾数为7位补码（含1个符号位）。

**X= +2.5625 ，Y= —61/64** 。

（1）求X和Y的规格化浮点机器数。 （2）浮点数如上，用浮点运算方法计算**X+Y**

（3）该浮点数能表示的最大正数是 ，

非零最小正数是 ，

绝对值最大负数是 ，

绝对值最小负数是 。

二、（8分）某计算机的指令字长为17位。要求有零地址指令16条，一地址指令31条，两地址指令14条及三地址指令31条。每个地址码字段为4位。请用指令操作码扩展技术设计指令系统。

得分

**三、（8分）**某计算机采用9位定长指令操作码和微程序控制。共有82个微指令，微程序可在整个控制存储器中实现转移。若每条机器指令需要3条微指令解释执行，采用字段直接编码，每个字段为4位。分析控制存储器的容量应该为多少？

得分

四、（共14分）设CPU字长32位，有8条数据线，16条地址线， ， 等控制线。存储器按字节编址。要求用

16K×4 bit的RAM 芯片和16K×8 bit的ROM芯片组成32KB的ROM和16KB的RAM，ROM的起始地址0000H。

① 说明该计算机的地址空间、实存容量、ROM和RAM的地址范围分别是多少？

② 该CPU内部的程序计数器PC、ALU、存储器数据寄存器MDR、存储器地址寄存器MAR和累加器AC各为多少位？为什么？

③计算ROM和RAM的芯片数，选择地址译码器，画出CPU和存储系统的电路连接图。

标准答案及评分标准 A(√ )/B( ) 卷

一、 （共15分）

（1）（5分）

X=（+2. 5625）10 =（+10.1001）2 = +0.101001×2+010 （0.5分）

[EX]补=00010 [EX]移=10010 [MX]补=0.101001 （1分）

Y=（-61/64）10 =（-0.111101）2 = -0.111101×20， （0.5分）

[EY]补=00000 [EY]移=10000 [MY]补=1.000011 （1分）

设浮点数格式为： 1 2 6 7 12 （1分）

尾符

尾数

阶码

浮点机器数： [X]浮点=0 10010 101001 [Y]浮点=1 10000 000011 （1分）

（或者：设浮点数格式为： 1 5 6 12

尾数

阶码

浮点机器数： [X]浮点=10010 0101001 [Y]浮点=10000 1000011 ）

（有2种格式可选，浮点机器数必须与所选的浮点数格式一致，否则不得分。不给出格式写的浮点机器数不得分）

（2）（共8分）

必须正确写出5个步骤的名称。

① 对阶（2分）

[-EY]补=00000 取双符号位运算，

010010

+ 000000

010010

[ΔE]移= [EX]移+[-EY]补=010010+000000=010010

ΔE= +2 ，应将EY加2，MY右移2位：[E X+Y]移=010010

[MY]补=1.110000 01

②尾数相加（2分） 取双符号位运算

00.101001

- 11.110000

00.011001

[MX+Y]补=[MX]补-[MY]补

=00.1010010-11.1100000

=00.011001 11

③规格化（2分）

尾数的符号位与最高数值位相同，应进行左规。尾数左移1位，阶码减1：

[MX+Y]补=0.110011 1 [E X+Y]移=010001

④舍入（1分）

用0舍1入法： [MX+Y]补=0.110100

⑤判断溢出（1分）

阶码（移码）的符号位为01，没有溢出。

结果：X+Y=+0.110100×2+001

（3） （2分）

, , ,



二、（共8分）

要求三地址指令有31条，31<25，基本操作码字段的长度为5位。 （1分）

指令格式为：

16 12 11 8 7 4 3 0

|  |  |  |  |
| --- | --- | --- | --- |
| ＯＰ | A1 | A2 | A3 |

包括1个基本操作码字段（5位）和3个地址码字段（4位）。 （1分）

5位基本操作码，共有32个码位。其中00000～11110作为31条三地址指令的操作码，11111用于把操作码扩展到A1。 （1分）

14条二地址指令操作码由111110000～111111101给出，留下2个码号111111111和111111110用于把操作码扩展到A2。 （2分）

31条一地址指令的操作码,由1111111110000～1111111111110和1111111100000～1111111101111给出，留下一个码号1111111111111用于把操作码扩展到A3。 （2分）

16条零地址指令的操作码由11111111111110000～11111111111111111给出。（1分）

三、（共8分）

（1）由条件计算机采用9位定长指令操作码和微程序控制,可得机器指令的条数最多可为2的9次方为512条。（3分）

（2）因为每条机器指令需要3条微指令解释执行,可得微指令的条数最多可为3\*512=1536条。即下地址字段的位数应为11位(1024<1536<2048,2的11次方为2048)。（3分）

（3）又因为共有82条微指令,即82条微指令完成了上述1536条微指令的工作,操作控制字段的字段数为：(82/15)向上取整得7段(每个字段为4位,即0—15共16条。但0为不执行指令操作标志,所以真正的微指令条数应为15条)。操作控制字段的位数为4\*7=28位。（3分）

（4）控制存储器的容量为：2048(2的11次方,即下地址字段位数)\*(28+11)=2048\*39bit位（2分）

四、（共14分）

① （3分）

CPU有16条地址线，∴虚存空间 = 216 = 64 K

实存容量= ROM容量+RAM容量 = 32 KB+16KB = 48 KB

32KB的ROM区的地址范围是0000H~7FFFH。

RAM区的地址范围是8000H~0BFFFH。

② （3分）必须给出正确的理由，否则不得分。

程序计数器PC和存储器地址寄存器MAR是16位，因为CPU有16条地址线。

存储器数据寄存器MDR是8位，因为CPU有8条数据线。

ALU和累加器AC是32位，因为CPU字长32位。

③ CPU和存储系统的电路连接图。 （8分

A15

A14

A13

…

A0

D0

…

D7



A0~ A13

16K×8ROM

D0~ D7



A0~ A13

16K×8ROM

D0~ D7



A0~ A13

16K×4RAM

D0~D3



A0~ A13

16K×4RAM

D0~D3



2-4

译

B码

A器

